

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-229757

(43)Date of publication of application : 26.09.1988

(51)Int.Cl.

H01L 29/78

H01L 27/04

H02H 9/02

H03F 1/52

(21)Application number : 62-062651

(71)Applicant : NIPPON DENSO CO LTD

(22)Date of filing : 19.03.1987

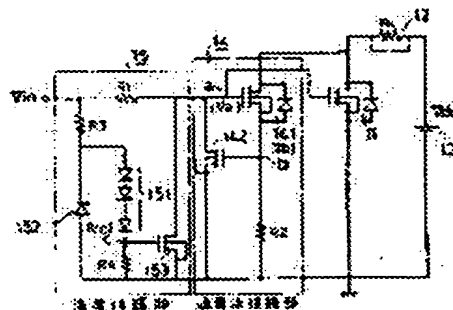
(72)Inventor : TSUZUKI YUKIO
YAMAOKA MASAMI

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To enable a power semiconductor element to be protected against overcurrent and, further, to be protected effectively against thermal breakdown, by forming a simple over-current protection section and a temperature protection section on a semiconductor substrate on which the semiconductor element is provided.

CONSTITUTION: On a semiconductor substrate provided for example with a power semiconductor element 11 that generates heat during operation, there is further provided an overcurrent protection section 14 for limiting electric current conducted through the semiconductor element 11, and a temperature protection section 15 for detecting increased temperature of the semiconductor element 11 and controllably interrupting operation of the semiconductor element 11. Accordingly, in case that overcurrent is going to flow through the semiconductor element 11, it is limited to a predetermined relatively small current value and the semiconductor element 11 is operated with large power with the small current value. Under such conditions, the temperature of the semiconductor element 11 can be increased in a relatively short period of time. Such increased temperature is detected by the temperature detection section 151 and current is controllably interrupted. In this manner, the semiconductor element can be protected efficiently.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許出願公告番号

特公平8-34222

(24) (44) 公告日 平成 8 年 (1996) 3 月 29 日

(51) Int. CL ⁴	識別記号	庁内整理番号	P I	技術表示箇所
H 0 1 L 21/338		8066-4M	H 0 1 L 29/ 78	6 5 8 L

発明の数 1 (全 5 頁)

(21) 出願番号	特願昭62-62651	(71) 出願人	988999989 日本電産株式会社 愛知県刈谷市昭和町 1 丁目 1 番地
(22) 出願日	昭和62年(1987) 3 月19日	(72) 発明者	都築 孝央 愛知県刈谷市昭和町 1 丁目 1 番地 日本電 産株式会社内
(65) 公開番号	特開昭63-229757	(72) 発明者	山岡 正美 愛知県刈谷市昭和町 1 丁目 1 番地 日本電 産株式会社内
(43) 公開日	昭和63年(1988) 9 月26日	(74) 代理人	弁護士 鈴江 武彦 (外 2 名)
		審査官	今井 淳一
		(56) 参考文献	特開 昭67-130468 (J P, A) 特開 昭55-117287 (J P, A) 特開 昭60-100469 (J P, A)

(54) 【発明の名称】 半導体装置

1

【特許請求の範囲】

【請求項 1】半導体基板上に形成され、入力電圧により制御されて負荷に供給される電流を制御する半導体素子と、

上記半導体基板上に形成され、上記半導体素子に並列に配設されると共に、上記半導体素子に所定値以上の過電流が流れると上記入力電圧を制御して上記半導体素子に流れる電流を制限する過電流保護手段と、

上記半導体基板上に形成され、この基板の温度変化を検出する温度検出素子と、

この温度検出素子で上記半導体基板の温度の上昇が検知された状態で、上記半導体素子の動作を遮断する温度保護制御手段とを具備し、

上記半導体素子に過電流が流れる状態で、上記過電流保護手段の作用により上記半導体素子に流れる電流を制限

2

して、上記過電流が流れるときよりもより上記半導体素子がより発熱する状態として上記半導体基板の温度を上昇させ、上記温度保護制御手段でこの温度上昇が検知されるようにして、上記半導体素子の遮断動作がされるようにしたことを特徴とする半導体装置。

【発明の詳細な説明】

【産業上の利用分野】

この発明は、特に電力用半導体装置に係るものであり、過電流保護機能を有する半導体装置に関する。

【従来の技術】

電力用の半導体装置にあっては、その負荷が短絡するような状態となった場合、上記半導体装置に過大な負荷電流が流れるようになるものであり、電力用半導体装置にとって致命的な損傷を受けることがある。したがって、上記負荷が短絡して半導体装置に過大な電流が流れ

(2)

特公平8-34222

るような状態となった場合でも、この半導体装置を破壊から保護することが必要である。このような半導体装置を過電流から保護する手段としては、通常この半導体装置に過電流保護回路等を外付けで接続するようにしているものであり、この外付けの保護回路で過電流を検出し、半導体装置の動作を遮断制御させるようにしているものである。

しかし、半導体装置に対して、さらに外付けで保護回路を接続設定することは、システムの構成を大形化するのみならず、充分な信頼性を得ることが困難である。したがって、システムの小型化、コストダウン、さらに信頼性を高めるために、電力用半導体装置のチップ内に過電流保護機能を内蔵させるようにした、複合機能素子が望まれている。

このような複合機能素子としては、例えば米国のモトローラ社より発表されたものがあるが(1985 IEEE Power Electronics Specialists Conference P229~233)、この開発された素子にあっては過電流保護機能部と電力用半導体素子部を非常に複雑な素子構造で作っているものであり、このため寄生動作が生じ易いものとなり、また充分な信頼性を得ることが困難である。

〔発明が解決しようとする問題点〕

この発明は上記のような点に鑑みなされたもので、十分に簡単に構成できるようにして、1つの半導体基板上に電力用半導体素子と共にこの半導体素子を保護する機能部が設定され、半導体素子に過電流が流れる状態でこの半導体素子が速やかに発熱されて、上記半導体素子が効果的に信頼性の高い状態で過電流から保護されるようにする複合機能半導体装置とされるようにした半導体装置を提供しようとするものである。

〔問題点を解決するための手段〕

すなわち、この発明に係る半導体装置にあっては、例えば動作時に発熱するようになる電力用半導体素子を形成した半導体基板上に、上記半導体素子に流れる電流を制限する過電流保護部を形成するもので、この過電流保護部は上記半導体素子と並列にされると共に共通に入力電圧で制御される例えばパワーMOSで構成され、半導体素子に過電流が流れる状態で半導体素子の制御電圧が制限されてこの半導体素子の発熱が促進され、上記半導体基板上の温度が上昇したときにこれを検知して、上記半導体素子を遮断制御する温度保護部を形成させるようにしたものである。

〔作用〕

上記のように構成される半導体装置にあっては、半導体素子に流れる電流量が常時監視されているものであり、過電流が流れようとするときに予め設定された比較的小さい電流値に制限されるようになって、小さい電流値で半導体素子が大電力で動作されるようになる。このような状態では半導体素子の温度が比較的短時間で上昇されるようになり、この温度上昇状態は温度検出部で検

知され、半導体素子に流れる電流が遮断制御される。すなわち、効率的に半導体素子の保護動作が実行されるようになり、信頼性が効果的に向上されるものである。

〔発明の実施例〕

以下、図面を参照してこの発明の一実施例を説明する。第1図は電力用半導体装置の回路構成を示すもので、パワーMOSによって構成される電力用半導体素子11は、負荷12に供給される電源13からの電力を制御するものである。そして、このような半導体素子11を保護するために、この半導体素子11を形成した同一の半導体基板に、過電流保護部14並びに温度保護部15が形成されるようにする。

上記過電流保護部14は、上記半導体素子11構成するパワーMOSの1/100~1/3000の値かな領域について、ソース電極のみ分離した状態のパワーMOSよりなるトランジスタ141を有する。すなわち、入力端子に入力される電圧 V_{in} が上記半導体素子11およびトランジスタ141を構成するパワーMOSのゲートに、抵抗 $R1$ を介してa点の電位で共通に供給されるようになるものであり、またドレイン電極は共通に負荷12に接続されるようになっている。そして、このトランジスタ141のソース電極は、抵抗 $R2$ を介して接地されるようにする。また、トランジスタ141のゲートとなるa点には、トランジスタ142が接続されているもので、このトランジスタ142は上記抵抗 $R2$ の端子電圧となる点bの電位で制御されるようにしている。

上記温度保護部15は、上記入力電圧 V_{in} が抵抗 $R3$ を介して供給されるようになる複数のポリシリコンダイオードの直列回路でなる温度検出素子151を備え、この温度検出素子151は抵抗 $R4$ を介して接地されるようにする。そして、上記温度検出素子151と抵抗 $R5$ との直列回路に並列にして、ツェナーダイオード152を接続し、上記直列回路に定電圧が加え設定されるようにしている。

また、この保護部15にはトランジスタ153が設けられているもので、このトランジスタ153は上記a点と接地点との間に接続され、そのゲート電極は上記温度検出素子151と抵抗 $R4$ との接続点cに接続されている。

このように構成される半導体回路は、第2図に示すような1つの半導体基板20上に形成されるようにしている。すなわち、この半導体基板20はその中央部に位置して制御領域21が設定されるようにし、この制御領域21を取囲むようにしてパワー領域22が形成されるようにする。そして、上記制御領域21に過電流保護部14および温度保護部15が形成されるようにしているものである。23は外部導出用のボンディングパッド部である。

第3図は上記半導体装置の具体的な構成状態を示しているもので、特に温度検出素子151および抵抗 $R1 \sim R4$ は、半導体基板20上に形成された酸化シリコンによる絶縁膜25上に形成された、多結晶シリコンダイオードおよび多結晶シリコン抵抗によって構成されるようにしている。そして、半導体素子11が発熱した場合に温度上昇さ

(3)

特公平8-34222

5

れる半導体基板20の温度を、その中央部分で検出させるようにしているものであり、この温度検出部さらに抵抗素子部を、半導体基板20上で他のトランジスタ等と分離されるよう絶縁膜25上に形成するようにしているものである。ここで、パワー領域23に形成される半導体素子11等のパワーMOSは縦型に構成され、制御領域21に形成されるトランジスタ142は横型に構成されるようにしている。

すなわち、上記のように構成される半導体装置において、電力用半導体素子11に大きな電流が流れるような状態となると、この半導体素子11と並列的に設定されるトランジスタ141にも大きな電流が流れるようになり、抵抗R1にも過大な電流が流れるようになる。したがって、点bの電位 V_b が大きくなり、この電位がN型チャンネルMOSでなるトランジスタ142の閾値電位に達すると、トランジスタ142のチャンネルが形成されるようになり、このトランジスタ142に電流が流れるようになって、上記点aの電位 V_a が低下されるようになる。点aの電位 V_a が低下するとトランジスタ141のゲート電圧が低下することになり、したがってこのトランジスタ141の電流能力も低下するようになる。

このような動作には、トランジスタ11および141の分割比、抵抗R2の値、トランジスタ142の閾値電圧、トランジスタ142の抵抗値と抵抗R2の抵抗値との比率等の回路定数で決まる安定点が存在する。したがって、この安定点に対応した最大電流が決定されるようになる。

第4図で示されるように、半導体素子11のみの電流能力は、ドレイン電圧の増大にしたがって際限なく増大する。これに対して上記のように作動する過電流保護部14を設定するように構成すると、第5図で示すように正常状態での使用領域であるドレイン電圧 V_m までは、半導体素子11の単体の場合と全く同一の電流能力を有するものであるが、ドレイン電圧がこれを越えた場合には、ドレイン電流がほぼ一定に制限されるようになる。

すなわち、負荷12が破壊で示すように短絡されたような場合であっても、この負荷12に電流を供給する半導体素子11である一定の電流に制限されるようになるものであり、半導体素子11さらに配線系を、過大電流による損傷から保護できるようになるものである。

またこの半導体装置にあっては、同一基板上に形成される温度保護部15が設定されている。すなわち、半導体素子11が発熱し半導体基板20の温度が上昇されるようになると、この温度上昇を温度検出素子151が検出するようになる。そして、基板20の温度が特定される温度以上に上昇されると、点cの電位 V_c が上昇するようになり、この電位 V_c がトランジスタ153の閾値電圧以上になると、このトランジスタ153にチャンネルが形成されて導通するようになり、点aの電位 V_a が低下されるようになる。したがって、半導体素子11の動作は遮断されるようになり、この半導体素子11は熱破壊から保護される。

6

上記のような過電流保護部14が設定された場合の、この半導体素子11の電流-電圧特性は第5図で示すようになる。したがって、負荷12が短絡された場合の半導体素子11の実行的な負荷抵抗を 0.2Ω とした場合、この半導体素子11のソース・ドレイン間に印加される電圧は、この図から明らかのように約7Vとなる。この場合の消費電力は、

$$7V \times 24A = 168W$$

となり、半導体素子11単体の場合の消費電力

$$3V \times 44A = 132W$$

に比較して大きくなる。したがって、上記のように過電流制限をした場合においては、半導体素子11の発熱が早くなるものであり、例えば温度保護部のみを設定した場合に比較して短時間に基板20の温度が上昇されるようになり、温度保護部15の動作によって負荷短絡電流を遮断できるようになる。

また、温度保護部のみが設定された場合にあっては、半導体素子11のオン抵抗値(R_{on})の減少にしたがって、この半導体素子11の発熱量が減少するようになり、このため負荷遮断までに多くの時間を必要とするようになる。したがって、さらに半導体素子11並びに配線系統に熱負荷が作用するようになり、これらが損傷を受ける度合いが高くなって、上記オン抵抗値(R_{on})の低減化が困難となる。

しかし、実施例で示されるように温度保護部15と共に過電流保護部14が設定されることによって、半導体素子11のオン抵抗(R_{on})には関係することなく、制限電流値によって電流量が決定されるものであるため、発熱からの保護動作が効果的に実行されるようになるものである。

尚、実施例ではNチャンネルのトランジスタによって説明したが、これはPチャンネルトランジスタで構成するようにしても同様に実施できるものである。

【発明の効果】

以上のようにこの発明に係る半導体装置にあっては、電力用の半導体素子の形成される半導体基板上に、簡単な過電流保護部および温度保護部を形成することによって、上記半導体素子に流れる電流値は比較的小さな値に制限されるようになり、小さな電流で半導体素子を大電力で動作できるようになる。したがって、負荷が短絡したような場合、半導体素子の温度が比較的短時間で上昇されるようになって、温度保護部での保護動作が短絡事故等の発生から速やかに実行されるようになり、過大電流からの半導体素子の保護、さらに熱破壊からの保護動作が効果的に実行されるようになる。したがって、電力用の半導体装置の信頼性が顕著に向上されるものである。

【図面の簡単な説明】

第1図はこの発明の一実施例に係る半導体装置を説明するための回路構成図、第2図は上記半導体装置の基板の

50

(4)

特公平8-34222

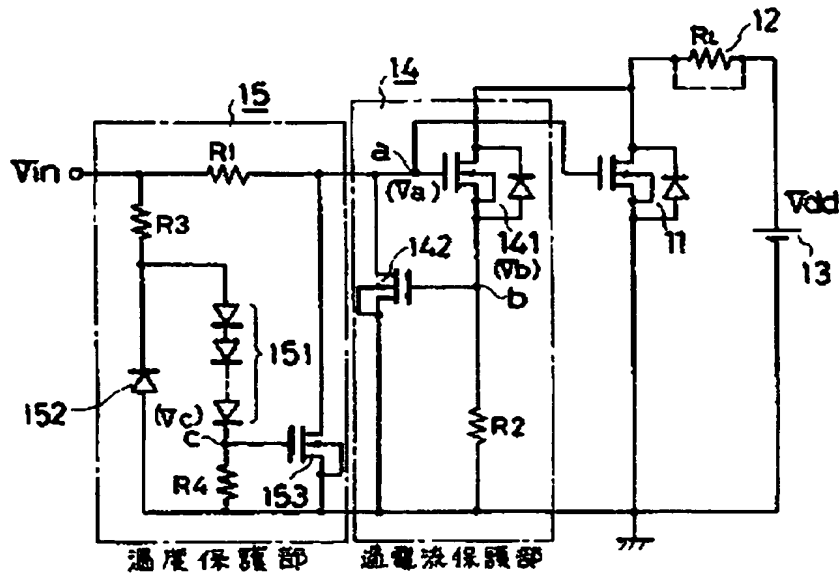
7

8

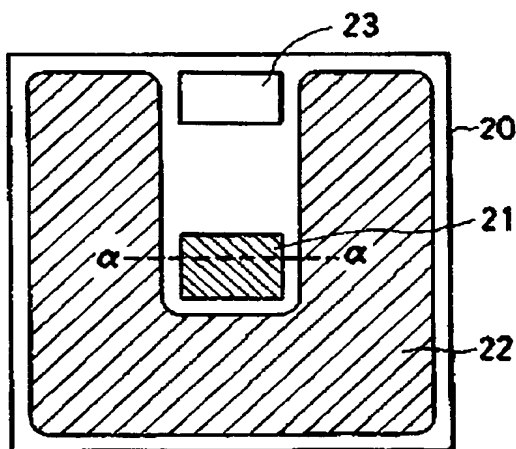
領域配置状態を示す図、第3図は上記第2図の α - α 線に対応する断面構成図、第4図および第5図はそれぞれ上記半導体装置の動作状態を説明するための半導体素子*

*のドレイン電圧に対するドレイン電流を示す図である。
11……半導体素子、12……負荷、14……過電流保護部、
15……温度保護部、151……温度検出素子。

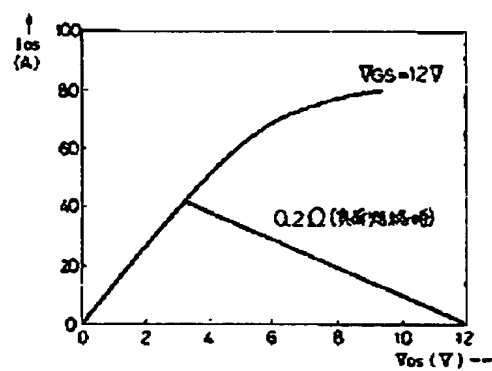
【第1図】



【第2図】



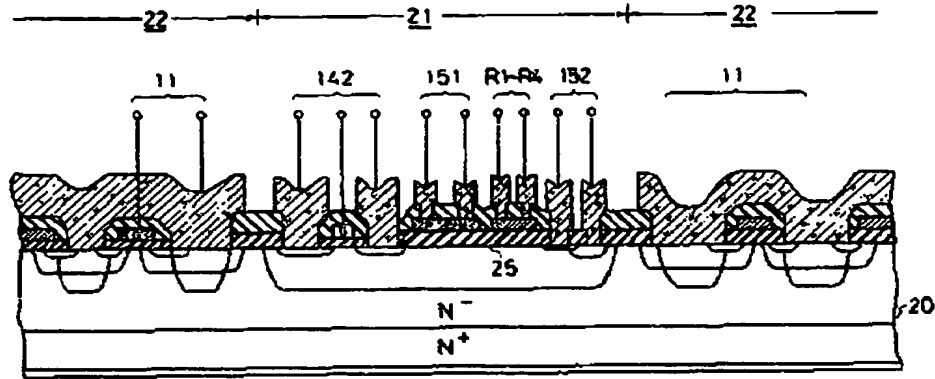
【第4図】



(5)

特公平8-34222

【第3図】



【第5図】

